

2 Générateur de fréquences

Il s'agit de construire un circuit capable de générer une horloge dont la fréquence est un sous-multiple de la fréquence f_{clk} d'une horloge de référence CLK . Ce circuit générateur de fréquence est construit à partir de portes et circuits fondamentaux étudiés en cours : additionneurs, comparateurs, multiplexeurs, registres,...

2.1 Compteur binaire

Question 2.1.1 En considérant un compteur binaire sur 3 bits Q_0, Q_1, Q_2 (LSB = Q_0) qui compte en permanence, dessinez les chronogrammes de CLK, Q_0, Q_1 et Q_2 .

Question 2.1.2 Dessinez le schéma du compteur binaire 3 bits.

Question 2.1.3 Quelles sont les fréquences de Q_0, Q_1 et Q_2 par rapport à f_{clk} ?

Question 2.1.4 En déduire la fréquence de la sortie Q_{n-1} pour un compteur n bits.

2.2 Compteur binaire modulo K

Un compteur binaire modulo K compte de 0 à $K-1$ puis repasse à 0.

Question 2.2.1 Quel est le nombre de bits n que doit avoir le compteur modulo K ?

Question 2.2.2 En considérant un compteur binaire modulo 5 sur 3 bits Q_0, Q_1, Q_2 (LSB = Q_0) qui compte en permanence, dessinez les chronogrammes de CLK, Q_0, Q_1 et Q_2 .

Question 2.2.3 Dessinez le schéma du compteur binaire modulo 5.

Question 2.2.4 Quelles est la fréquences de Q_2 par rapport à f_{clk} ?

Question 2.2.5 En déduire la fréquence du MSB Q_{n-1} pour un compteur binaire modulo K ?

2.3 Compteur m-aire

Un compteur m-aire additionne, à chaque cycle d'horloge, la valeur m à sa valeur courante.

Question 2.3.1 Représentez en décimal l'évolution de la sortie d'un compteur 3 bits m-aire avec $m = 3$.

Question 2.3.2 Représentez le chronogramme du MSB Q_2 par rapport à CLK . Si on considère les fronts montants de Q_2 , quel est le rapport entre le nombre de fronts montants de Q_2 et le nombre de cycles CLK ?